

⑬ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭55—128884

⑤ Int. Cl.³
H 01 L 31/10

識別記号

庁内整理番号
6655—5F

⑬ 公開 昭和55年(1980)10月6日

発明の数 1
審査請求 未請求

(全 5 頁)

⑭ 半導体光検出装置

⑯ 特 願 昭54—35555
⑰ 出 願 昭54(1979)3月28日
⑱ 発 明 者 大内博文
日立市幸町3丁目1番1号株式

会社日立製作所日立研究所内
⑲ 出 願 人 株式会社日立製作所
東京都千代田区丸の内1丁目5
番1号
⑳ 代 理 人 弁理士 高橋明夫

明 細 書

発明の名称 半導体光検出装置

特許請求の範囲

1. 絶縁基板と、絶縁基板上に主接合が絶縁基板表面と略平行となるように形成されたホトダイオードおよびチャンネルが絶縁基板表面と略平行となるように形成されたMISトランジスタとを有し、上記MISトランジスタのソース領域、ドレイン領域およびチャンネル領域はそれぞれ上記絶縁基板に露出し、かつ上記ホトダイオードの一方の半導体領域と上記MISトランジスタのソース領域あるいはドレイン領域は互いに一体の半導体領域となるように形成され、更に上記ホトダイオードの他方の半導体領域に連絡する電極、上記MISトランジスタのチャンネル領域に絶縁膜を介して形成されたゲート電極および上記MISトランジスタのドレイン領域あるいはソース領域に連絡する電極とを有することを特徴とする半導体光検出装置。

発明の詳細な説明

(1)

本発明は半導体光検出装置に係り、分光測定等の受光装置に好適な半導体光検出装置に関する。

従来、分光測定においては、光源からの光を適当な光学系を介して分散させ、得られた各波長の光を順次試料に透過させ、この透過光を半導体受光装置で検出測定する構成が採られていた。

近年、上述の分光光度計等の受光装置としてホトダイオードアレイを用い、各波長に分散された光をアレイを構成する多数のホトダイオードで同時に受け、ホトダイオード群からの出力を順次取出す構成のものが提案されている。

第1図はその一例の電荷蓄積動作型光センサであり、(a)に受光装置の構成概略を示す。PDはホトダイオード、T_sはMOSTランジスタから成るスイッチ、S_Rはシフトレジスタ、R_Lは負荷抵抗、V_oは電源である。ホトダイオードPDは入射光に応じてPD₁～PD_nのn個配列される。スイッチT_sは個々のホトダイオードPDと直列接続され、シフトレジスタS_Rからの信号を受けて、個々のホトダイオードPD、負荷抵抗R_Lお

(2)

よび電源 V_o から成る回路をオンオフする。

第1図(a)に示す回路の点線で囲んだ部分の具体的な構成例を同図(b)により説明する。図において、 $n^+on\ n^+$ 型半導体基体1の n 型半導体層11表面にホトダイオードPDの p 型受光領域2およびスイッチ T_s の p 型ソース3が一体に形成され、更にチャンネル5を隔てて p 型ドレイン4が形成されている。半導体基体1の n^+ 型半導体層表面にはホトダイオードPDの一方の電極8が形成され、チャンネル5表面には SiO_2 膜9を介してスイッチ T_s のゲート電極6が、またドレイン4の表面にはドレイン電極7が形成されている。このような構成の受光部は n 個のホトダイオードおよびスイッチを有するモノリシックあるいはハイブリッドICに組立てられて使用されることが多い。

各波長に分散された光はホトダイオードPD₁~PD_nに入射し、入射光に応じた電荷がホトダイオード内部の $p\ n$ 接合部に蓄積される。この状態でシフトレジスタSRにより、スイッチ T_s を順次オンにするとそのスイッチ T_s に接続された

(3)

雑音パルスの立上りや立下りの時定数が大きくなるため、大きい雑音パルスの中に信号が埋もれてしまう様になり、信号検出が不可能になる。

従つて、 S/N 比の高い信号検出を行なうには、雑音と信号を分離し、信号から雑音を除くことが重要である。このため、従来はホトダイオードが遮光されて光に感じなくなっていることを除いては上記光センサと同じ構成のシフトレジスタ付ダイオードアレイを上記光センサに並設し、近接するダイオードとホトダイオードからの信号を差動増幅器で検出し、スパイク雑音を除くなどの複雑な方法を取らざるを得なかつた。

本発明の目的は前述した従来の欠点を無くし、信号出力が大きく、かつ S/N 比の高い光センサを提供することにある。

本発明の要点はサブアレイなどの絶縁基板上に光センサを形成することにある。本発明構造では、MOSトランジスタのドレイン及びソース領域は絶縁基板まで達しているため、接合の面積、従つて接合容量は極めて少なくなること、及び配線容

(5)

特開昭55-128884(2)

ホトダイオードPDと R_L と V_o の直列回路が構成され、蓄積電荷量に対応する充電電流が V_o より R_L を流れて、 R_L の両端に出力電圧が発生する。

第1図(c)には電荷蓄積動作型光センサの等価回路が示されている。図において、 C_p はホトダイオードの接合容量、 C_d は T_s のドレイン接合容量、配線容量などから成る浮遊容量、 R_{on} は T_s のオン状態での抵抗である。

従来、上述の C_d が信号出力特性に大きな影響を与えていた。

その主な理由は次の点にある。

- (1) C_d が大きいと光電変換に関与するホトダイオードの接合容量 C_p への充電電流が電源 V_o からばかりでなく、 C_d に蓄積された電荷からも供給されることになるため、出力負荷抵抗 R_L を流れる充電電流が減少し、信号出力電圧が低下する。
- (2) T_s のゲートパルスがゲートとドレイン間の容量を介して漏れてくることに起因するスパイク雑音は、非常に大きい。 C_d が大きい場合には、

(4)

量なども減少すること等の利点がある。

以下、本発明の実施例について詳述する。第2図に本発明の一実施例の要部断面を示す。第1図(b)と対応するものであり、第1図(b)と同等の部分は第1図(b)と同じ符号で示す。第2図において、サブアレイ基板21の上にホトダイオードPDとMOSトランジスタから成るスイッチ T_s が、ホトダイオードの p 型シリコン層2とMOSトランジスタのソース3が連絡するように形成されている。ホトダイオードの n 型シリコン層11には電極8が連なり、MOSトランジスタのドレイン4には電極7が連なっている。また、MOSトランジスタのソース3、ドレイン4およびチャンネル5を構成する半導体領域はサブアレイ基板21に達している。

第2図はひとつのホトダイオードおよびMOSトランジスタスイッチの断面である。ホトダイオードアレイは、紙面と垂直の方向に延びるサブアレイ基板21上に、 SiO_2 膜によつて隔てられて複数のホトダイオードおよびMOSトランジスタ

(6)

の対が形成されてなるものである。そして各対の断面は第2図に示したと同様である。

第1図(b)と比較すれば明らかな様に、本実施例においては、MOSトランジスタの接合面積は極めて小さくなる。浮遊容量 C_D の大部分はアレイの要素(1ビット)を構成する T_S のドレイン接合容量がアレイ要素数(n 個)だけ加算されることによるため、接合面積の低減は C_D の低減に極めて効果的となる。ところで、出力信号パルスのピーク及びその時の時間は T_S のON抵抗 R_{ON} 、負荷抵抗 R_L 、ホットダイオード容量 C_P 、浮遊容量 C_D などの要因によつて決定される。一方、雑音パルスの立上り、立下り、ピーク時間は主として R_L と C_D によつて決定されるため、 C_D が小さい場合には、雑音パルスの立上り、立下りは極めて早くなる。このため、信号と雑音のピーク時間が分離できるようになると共に、雑音と信号との重畳がなくなり、信号パルスを雑音から分離することが可能になる。従つて、信号パルスのピーク検出を精度良くできる様になり、従来に比べて

(7)

形成した後、公知のホットエッチング法により、選択的に多結晶シリコン6と SiO_2 膜9を除去する。除去された部分からボロンを拡散し、ソース3及びドレイン4を形成し、MOSトランジスタを形成する(d)。この後、公知のホットエッチング技術によつて、 SiO_2 膜2'3を選択的に除去した後、ボロンを拡散源として熱拡散法により、あるいはイオンインプランテーション法によつて深さ約0.1 μm のp型シリコン層2を形成する(e)。紫外線に対して高感度を得るためには、この層2の深さを0.2 μm 以下、この層2のシート抵抗を約800~3000 Ω/\square 程度にすることが望ましい。これによつて光検出用のホットダイオードが形成される。この後、公知の方法によつて反射防止膜2'6、及び電極7、8が形成されて本実施例素子が完成する。

上述した方法によつて製作された素子の動作及び効果につき説明する。

第2図の本実施例素子は第1図(a)に示した回路で駆動させることができる。即ち、初め T_S がオ

(9)

S/N比が改善される。

第3図に第2図で示される実施例の製作工程を示す。サファイア基板2'1上に比抵抗が $5\Omega\text{-cm}$ 、厚さ1.5 μm のn型シリコン層2'2をエビタニシャル成長法で形成する。高集積素子の製作プロセス及び後述する光学的特性の点から、厚さは1~3 μm が望ましい。次にシリコン層2'2上に熱酸化 SiO_2 膜2'3及び Si_3N_4 膜2'4、CVD法による SiO_2 膜2'5を順次形成する(a)。公知のホットエッチング法によつて SiO_2 膜、 Si_3N_4 膜、CVD SiO_2 膜を選択的にエッチングし、さらにシリコン層2'2の一部をエッチングする(b)。この後、CVD SiO_2 膜を除いた後、シリコン層2'2の表面が露出している部分が完全に酸化されて SiO_2 膜2'2'1になるまで酸化し、引続いて Si_3N_4 を除去し、ホットエッチングによつて、 SiO_2 膜2'3の一部を除去する(c)。次に、乾燥酸素雰囲気中でシリコン層の露出部2'2'2を酸化し、ゲートを形成する清浄酸化膜9を1000Å形成する。多結晶シリコンからなるゲート電極6を3500Åの厚さに

(8)

ン状態の時電源 V_0 によつて充電された各ホットダイオード(接合容量 C_P)の蓄積電荷は、 T_S がオフ状態の間に入射光信号に応じて放電される。シフトレジスタによつて、次に T_S がオン状態になった時、放電電荷量に等しい電荷が電源 V_0 から負荷抵抗 R_L を通して充電される。この時 R_L に流れる電流が信号として検出される。シフトレジスタによつてMOSトランジスタスイッチは順次オンオフされるので、各ホットダイオードからの信号は時系列的に取り出される。

本実施例の作用・効果は次の通りである。

- (1) C_D が小さくなるため、信号出力が大きくなる。
- (2) 信号とスパイク雑音を分離できるようになり、S/N比が増大する。
- (3) 隣接するホットダイオードとスイッチは酸化膜2'2で絶縁分離されるため、隣接素子間の信号分離が良くなる(いわゆるブルーミングがなくなる)。
- (4) 浮遊容量が小さいため、容量の充、放電によ

(10)

つて支配される光センサの動作時定数が小さくなり、従つて、高速動作が可能になる。

- (5) 隣接ピット間は狭い領域の SiO_2 膜によつて完全絶縁分離されるため、隣接素子間分離のための分離シリコン領域を別途設ける必要がなくなり、高集積化できる。

また、短波長側可視光から紫外光などの短波長の光の吸収係数は非常に大きいため、短波長の入射信号光はホットダイオードの表面から約 $0.1\mu\text{m}$ 程度以内で吸収される。このため、本実施例のようなサブアイン基板21上に薄いシリコン層22を形成してなるホットダイオードの短波長の光に対する光電変換特性は、従来の素子と比較して劣ることはない。一方、長波長側の可視光から近赤外光などの長波長の光の吸収係数は波長が長くなるほど小さくなる。従つて長波長になる程ホットダイオードの光電変換効率は低下する。分光光度計などの理化学機器では、近赤外波長に放射ピークを持つタングステン光源を利用することが多く、このような場合には、光検出器の波長感度特性は長

(11)

た場合においても本発明の本質が変わるものではない。

以上詳細に説明したように、本発明によれば信号出力が大きくかつ S/N 比の高い光センサを得ることができる。

図面の簡単な説明

第1図は従来の光センサの構成概略図、第2図は本発明の一実施例を示す断面構造図、第3図は本発明の一実施例の製造工程図を示す。

2…p型シリコン層、3…ソース、4…ドレイン、5…チャンネル、6、7、8…電極、9、23、25、91、22-1… SiO_2 膜、11…n型シリコン層、21…サブアイン基板、24… Si_3N_4 膜、26…反射防止膜。

代理人 弁理士 高橋明夫

(13)

特開昭55-128884(4)

波長の光に対して感度が小さく、短波長の光に対して感度が高いことが望まれる。その結果、短波長から長波長の光を検出する際の光検出器からの光電流出力レベルが略均一化される。更に、長波長の光に対する感度が小さい場合、短波長の光を検出する場合に生じる長波長の迷光の影響を大幅に改善できる。本発明による光検出器は、このような理化学機器用の検出器としても非常に効果的な性能を有するものである。

上述の実施例ではpチャンネルのMOSトランジスタをスイッチとして用いた例を述べたが、nチャンネルMOSトランジスタ（即ち、サブアイン上へのp形エピタキシャル成長層を形成）をスイッチとして用いることも可能である。MOSトランジスタの酸化膜としては SiO_2 に限られず、 Al_2O_3 、等他の酸化物あるいは Si_3N_4 等の窒化物も利用できる。従つて一般にMISトランジスタが使用可能である。

また、実施例では、ホットダイオードを一列に配置したものに関して説明したが、2次元配列とし

(12)

第1図



